

This Page Is Inserted by IFW Operations  
and is not a part of the Official Record

## BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

## IMAGES ARE BEST AVAILABLE COPY.

As rescanning documents *will not* correct images,  
please do not report the images to the  
Image Problem Mailbox.

[54] Title of the Invention: Method for Manufacturing Ceramic Circuit Substrate

[11] Japanese Patent Laid-Open No.: 50-127174

[43] Opened: Oct. 6, 1975

5 [21] Application No.: 49-33878

[22] Filing Date: Mar. 28, 1974

[72] Inventor(s): Kamehara, N. et al.

[71] Applicant: Fujitsu Co., Ltd.

[51] Int.Cl.: H05K 13/00

10

**[Claims]**

A method for manufacturing a ceramic circuit substrate, including the steps of:

forming a ceramic green sheet through providing a base with slurry containing ceramic;

15 providing the ceramic green sheet with conductive paste to form a conductive pattern; and

sintering the ceramic green sheet formed by said steps,  
characterized by the steps of:

20 printing the conductive pattern previously with the conductive paste on the base used in said step of forming the ceramic green sheet;

forming the ceramic green sheet through providing the base with the slurry containing ceramic in said step; and

25 transfer-printing and embedding the conductive pattern onto the base simultaneously to said step of forming the ceramic green sheet.

**[Brief Description of the Drawings]**

Figs. 1 through 3 are schematic sectional views showing processes in manufacturing a multi-layer circuit substrate from a ceramic green sheet of the present invention.

1: Base

5 2, 2', 2": Conductive Circuit Patterns

3, 3', 3": Ceramic Green Sheet

4: Through-Hole for Aligning



特許願  
(2,000円)

昭和 49 年 3 月 28 日

特許庁長官 紫藤 英雄 殿

1. 発明の名称

セラミック回路基板の製造方法

2. 発明者

住所 神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

氏名 龜原伸勇 (ほか 2 名)

3. 特許出願人

住所 神奈川県川崎市中原区上小田中1015番地  
名称 (522) 富士通株式会社  
代表者 高羅芳光

4. 代理人

住所 東京都港区芝琴平町13番地 静光虎ノ門ビル  
電話(504)-0721  
氏名 弁理士(6579) 背木 朗 (ほか 2 名)

明細書

1. 発明の名称

セラミック回路基板の製造方法

2. 特許請求の範囲

基体の上にセラミックを含む泥漿を供給してセラミック生シートを成形する工程と、このセラミック生シートに導電ペーストで回路パターンを形成する工程と、このようにして得られたセラミック生シートを焼成する工程とを含んでなるセラミック回路基板の製造方法において、上記セラミック生シート成形工程で用いられる基体の表面に予め導電ペーストで回路パターンを印刷しておき、そしてこの基体にセラミックを含む泥漿を供給してセラミック生シートを成形することによって、この成形と同時に前記基体に印刷された回路パターンを前記生シートに転写埋込形成せしめることを特徴とするセラミック回路基板の製造方法。

3. 発明の詳細な説明

本発明はセラミック回路基板の製造方法に関するものである。

日本国特許庁  
公開特許公報

⑪特開昭 50-127174

⑬公開日 昭 50.(1975) 10. 6

⑫特願昭 49-33878

⑭出願日 昭 49.(1974) 3. 28

審査請求 未請求 (全4頁)

庁内整理番号

5334 57  
5334 57

⑯日本分類

59 G402  
59 G0

⑮Int.CI<sup>2</sup>

H05K 13/00

これまで有機絶縁体板の表面に金属導体を形成してなる単層成多層の回路基板が電子工業の分野で広く利用されてきた。しかしながら、回路構造、線路幅および構成部品の小型化とこれに伴う単位面積あたりの電力消費の増加は、そのような回路基板の電子工業分野への適用範囲を次第に狭めている。このため耐熱性に優れかつ熱電導性が良好な安定な特性を有するセラミック基板が電子工業の分野、特に回路基板の分野において重要な役割を果しつつある。セラミック回路基板と有機絶縁体回路基板とを比較すると、前者は後者の回路基板では得られない独自の利益ある特徴を有している。例えば、セラミック回路基板は通常受ける温度及び圧力の変動に対して非常に安定である。また、セラミック回路基板は高温度のプロセスによく耐えるので、基層であるセラミック層を損傷せしめることなく半導体をその表面に直接熔着することができ、また基板どうしを相互に高温度で熱圧着することもできる。さらに、セラミック回路基板は熱伝導性が良好で冷却容積が大きいので、

実装密度を一層大きくすることができるという特徴を有している。

このようなセラミック回路基板を製造するための従来方法では、一般に、ドクターブレード法によるスリップキャスチングによって先ずキャリアフィルム又はガラス板等の基体の上にセラミックを含む泥漿を供給してセラミック生シートを成形する。次にセラミック生シートから基体を剝離した後、この生シートに導電ペーストで回路パターンを例えはスクリーン印刷法によって印刷する。次いで、このようにして得られたセラミック生シートを積層して熱間あるいは冷間で数10～数100kg/cm<sup>2</sup>の圧力を加えて多層化した後、あるいは单層のまま還元雰囲気中で焼成することによりセラミック回路基板を製造していた。

しかしながら、このような従来の製造方法にはいくつかの技術的欠点がある。この技術的欠点は、回路パターンがセラミック生シート表面に印刷して形成されているため、この回路パターン部分がセラミック生シートの表面から凸起した状態にあ

(3) (7) 1.2.1

ク生シートに埋込形成し、これによって従来方法の欠点を解消しようとするものである。

すなわち、本発明に係るセラミック回路基板の製造方法は基体の上にセラミックを含む泥漿を供給してセラミック生シートを成形する工程と、このセラミック生シートに導電ペーストで回路パターンを形成する工程と、このようにして得られたセラミック生シートを焼成する工程とを含んでなるセラミック回路基板の製造方法において、上記セラミック生シート成形工程で用いられる基体の表面に予め導電ペーストで回路パターンを印刷し、この基体にセラミックを含む泥漿を供給してセラミック生シートを成形することによって、この成形と同時に前記基体に印刷された回路パターンを前記生シートに転写埋込形成せしめることを特徴としている。

基体に対する回路パターンの印刷は、従来のセラミック生シートに対する回路パターンの印刷法、例えはスクリーン印刷法をそのまま適用して行うことができる。そして、基体に回路パターンを印

(5)

4

-356-

特開昭50-127174(2)  
ることに起因している。したがって、例えは多層セラミック回路基板を製造するためにセラミック生シートを多層化する場合、各生シート面相互の接着を完全に行なうことが困難であるばかりでなく、凸起した回路パターン部分が押潰されて拡がってしまうので、回路パターンの印刷に際しては予めその拡がりを予測してその分だけ実装密度を小さくしておかなければならない。同様の理由から、微細パターンの回路をもつ多層セラミック回路基板を製造することも極めて困難である。また、従来方法によって单層のセラミック回路基板を製造する場合には、その全製造工程を通じて、凸起した回路パターン部分が完全に露出した状態で取り扱われる所以、回路パターンの損傷が起り易い。

したがって、本発明の目的は上記した従来のセラミック回路基板製造方法の欠点を解消することにある。

本発明は、従来方法の欠点が回路パターン部分がセラミック生シート表面から凸起していることに起因することに鑑み、回路パターン部分をセラミ

(4) (7) 1.2.2

刷した後は、回路パターンの形くずれを防ぐためその基体を数時間放置してからセラミック泥漿の注型作業を行なうことが好ましい。勿論、回路パターン導電ペースト用の特別な乾燥工程を設けて、上記の放置時間を短縮してもよい。

本発明方法のセラミックを含む泥漿はアルミニウムその他の中公知のセラミック泥漿をそのまま使用することができる。これらのセラミック泥漿には、セラミックのほかに、通常粘結剤(例えはエチルセルロース、ポリビニルチラール)、可塑剤(例えはジブチルフタレート)及び溶剤(例えはメチルエチルケトンとメチルアルコールとブチルアルコールの混合浴液)が含まれている。また、本発明方法で使用される導電ペーストは、本質的には公知の導電ペーストと変りはなく、タンクステン、白金、パラジウム、モリブデン、銀等の各種のペーストが使用できる。しかしながら、本発明方法では基体に印刷した導電性回路パターンをセラミック生シートに転写埋込形成するので、基体に印刷される回路パターン形成のための導電ペ

(6)

4

ーストはかかる要請に適してないのでなければならない。すなわち、本発明で用いられる導電ペーストは基体との剥離性に優れかつセラミック生シートとの接着性に優れたものが好ましい。

基体に対する導電ペーストの剥離性は、基体に予め離型剤、例えばステアリン酸アルミニウム、ステアリン酸マグネシウム等を塗付することによって容易に向上することができるが、導電ペースト組成、特に粘結剤成分の量を調節することにより離型剤の使用なしに剥離性を向上することができる。次に導電ペーストとセラミック生シートとの接着性は、両者に含まれる粘結剤として、同一種類のものを用いることによって一層強化することができる。

従来方法における場合と同様に、導電ペーストとセラミック生シートとの熱膨張率が大きく相違すると、焼成時にマッチング不良による回路パターンの断線事故が起るおそれがある。それゆえ、導電ペーストに用いる導電金属粉末はセラミック生シートに用いるセラミックの熱膨張率とは同じである。

(7) (a)

チキソトロビックな高粘度ペーストでなければならない。例えば、粘度 50,000 CPS (Brookfield 10 r.p.m.) のニュートニア粘性をもつペーストではセラミック生シートに対しては 200 μ の微細回路まで直接に印刷可能であるが、基体、例えばポリエステルフィルム (マイラーフィルム) 上には 300 μ 以下の回路の印刷は困難である。しかしながら、粘度 180,000 CPS (Brookfield 10 r.p.m.) のチキソトロビック粘性をもつ導電ペーストでは、セラミック生シート上に 150 μ 以下の微細回路を印刷することが困難であるのに対し、ポリエステルフィルム (マイラーフィルム) 上には 100 μ の微細回路の印刷が可能である。

以下、図面を参照しながら本発明の実施例を説明する。

ポリエステルフィルム (商品名: マイラーフィルム) の基体 1 に下記組成からなるタンクステンペーストをスクリーン印刷して回路パターン 2 を形成した (第 1 図)。本実施例では離型剤を使用

特開昭50-127174 (3)  
じ程度のものを使用することが望ましい。例えば、タンクステン、金、銀、パラジウム、モリブデン等はアルミニナの熱膨張率と同じ熱膨張率を有しているので、それらの導電ペーストはアルミニナセラミックとのマッチングが優れている。

焼成後、セラミック回路基板の冷却に際して生ずる導電回路パターンの収縮も、製造される回路基板に重要な影響を与える。すなわち、ペースト中の導電金属の収縮率とセラミックの収縮率が略同一でないと、表面が平滑な回路基板が得られない。これは例えば導電ペースト中の導電金属の粉末度を調整することによって収縮率を変えることができる。例えば、平均粒径 0.7 μ のアルミニナ粉末からつくられるセラミック生シートの収縮率は約 1.8 % であり、他方平均粒径 2.9 μ のタンクステン粉末に平均粒径 0.54 μ のタンクステン粉末を等量混合することによりそのタンクステンペーストの収縮率を約 1.8 % に調整することができる。

また、微細回路をもつ回路基板を製造する場合、導電ペーストは基体に対する印刷作業性に優れた

(8) (a)

しなかった。

タンクステンペースト の組成	タンクステン粉末 (平均粒径 0.54 μ )	50 部 (重量)
	タンクステン粉末 (平均粒径 2.9 μ )	50 部 (重量)
	添加剤 (モリブデン粉末)	2 部 ( )
	粘結剤 (エチルセルロース)	5 部 ( )
	溶剤 (テルビオール)	30 部 ( )

回路パターン印刷後、約 2 時間放置してから、この基体の上に下記組成のアルミニナ泥漿をドクターブレード法によって注形してセラミック生シート 3 を製造した (第 2 図)。

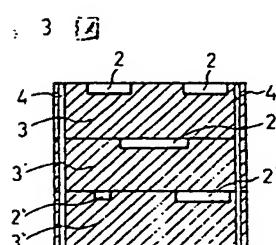
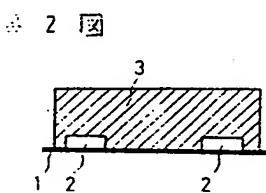
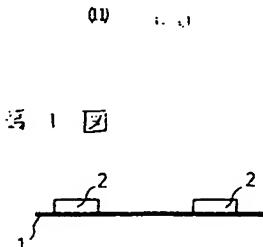
アルミニ ナ 泥漿の 組成	アルミニナ粉末	100 部 (重量)
	(アルコア社 A-16)	
	平均粒径 0.7 μ	
	添加剤 (モリブデン粉末)	0.25 部 ( )
	粘結剤 (エチルセルロース)	9.5 部 ( )
	可塑剤 (ジブチルタルート)	1.0 部 ( )
	溶剤 (メチルエチルケトン:メタノール :ブタノール=2:1:1の混合物)	42 部 ( )

(9) (a)

同様の操作を3回繰り返し、それぞれ異なる回路パターン2、2'、2''が埋め込まれた3種類のセラミック生シート3、3'、3''を成形した。各シートの四隅に回路パターン位置合せ用の孔4をあけた後、基体のフィルムを接着した。このようにしてつくった3枚のセラミック生シートは、回路パターンがその表面部を除いて完全に埋め込まれた状態にあり、完全に平滑な表面を有していた。

次いで、これら3枚のセラミック生シートを重層した後(第3図)、水素気流中で約160℃での温度で3時間焼成して多層セラミック回路基板を製造した。

以上のように、本発明方法によればセラミック生シートに形成される回路パターンはその表面部を除いてこの生シート中に完全に埋め込まれ、したがってこの生シートは完全な平滑表面を有しているので、このような生シートを複数枚重層して多層化する場合にも回路パターンは変形されない。それゆえ、実装密度を大きくすることができます。



特開昭50-127174(4)  
数枚パターントーンの複数を形成することができる。また、回路パターンがその表面部を除いて埋め込まれ、セラミック生シートが平滑表面を有している結果、各生シート面相互の接合が良好に行われる。さらに、回路パターンは、従来方法における場合のように、セラミック生シート面から凸起した状態にないので、セラミック回路基板の製造工程中該パターンの損傷事故が防止される。

#### 4. 図面の簡単な説明

第1図～第3図は本発明方法によって多層セラミック回路基板を製造するため、多層セラミック生シートが製造されていく状態を示す説明的な縦断面図である。

1：基体

2、2'、2''：回路パターン

3、3'、3''：セラミック生シート層

4：位置合せ孔

02

#### 5. 添附書類の目録

(1) 明細書	1通
(2) 図面	1通
(3) 委任状	1通
(4) 領書副本	1通

#### 6. 前記以外の発明者、特許出願人または代理人

##### (1) 発明者

住所 神奈川県川崎市中原区上小田中1015番地  
富士通株式会社内

氏名 村川泰平

住所 同所

氏名 山田成二

##### (2) 特許出願人

なし

##### (3) 代理人

住所 東京都港区芝琴平町13番地節光虎ノ門ビル

電話(504)-0721

氏名 弁理士(7079) 内田幸男

住所 同所

氏名 弁理士(7107) 山口昭之

住所 同所

氏名 弁理士